

日本国特許庁
JAPAN PATENT OFFICE

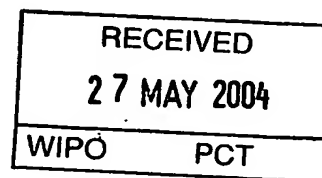
01. 4. 2004

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 4月 1日
Date of Application:

出願番号 特願2003-098608
Application Number:
[ST. 10/C]: [JP 2003-098608]



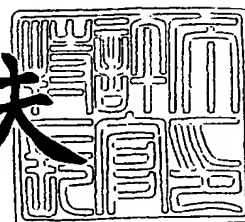
出願人 双信電機株式会社
Applicant(s):

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 5月13日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 PCK17470S0

【提出日】 平成15年 4月 1日

【あて先】 特許庁長官殿

【国際特許分類】 H01P 7/04

【発明者】

【住所又は居所】 長野県佐久市猿久保 6 6 4 - 1 双信電機株式会社 千曲工場内

【氏名】 浦野 正樹

【発明者】

【住所又は居所】 長野県佐久市猿久保 6 6 4 - 1 双信電機株式会社 千曲工場内

【氏名】 平井 隆己

【発明者】

【住所又は居所】 長野県佐久市猿久保 6 6 4 - 1 双信電機株式会社 千曲工場内

【氏名】 水谷 靖彦

【発明者】

【住所又は居所】 長野県佐久市猿久保 6 6 4 - 1 双信電機株式会社 千曲工場内

【氏名】 高瀬 耕平

【特許出願人】

【識別番号】 000201777

【氏名又は名称】 双信電機株式会社

【代理人】

【識別番号】 100077665

【弁理士】

【氏名又は名称】 千葉 剛宏

【選任した代理人】

【識別番号】 100116676

【弁理士】

【氏名又は名称】 宮寺 利幸

【手数料の表示】

【予納台帳番号】 001834

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9723595

【包括委任状番号】 0206304

【プルーフの要否】 要

【書類名】 明細書**【発明の名称】**

受動部品

【特許請求の範囲】**【請求項 1】**

複数の誘電体層が積層されて構成された誘電体基板内に、受動回路を構成する複数の電極と外部に導出された 1 以上の端子とを有する受動部品において、

前記端子が前記誘電体基板の下面のみに導出されていることを特徴とする受動部品。

【請求項 2】

請求項 1 記載の受動部品において、

前記 1 以上の端子は、信号が入出力される複数の端子と 1 以上のシールド端子とを有し、

前記誘電体基板の下面には、前記信号が入出力される複数の端子の間に前記シールド端子が配列されていることを特徴とする受動部品。

【請求項 3】

請求項 1 又は 2 記載の受動部品において、

前記誘電体基板内に複数の電極間を電氣的に接続する 1 以上のビアホールが形成されている場合に、

前記端子は、前記誘電体基板内にビアホールにて形成された電極にて形成され

、
前記端子を構成する前記電極の径は、前記ビアホールの径よりも大きいことを特徴とする受動部品。

【請求項 4】

請求項 1 又は 2 記載の受動部品において、

前記端子が前記誘電体基板の下面に形成された電極にて形成されていることを特徴とする受動部品。

【請求項 5】

請求項 1 ～ 4 のいずれか 1 項に記載の受動部品において、

前記誘電体基板内にシールド電極が形成されていることを特徴とする受動部品

。

【請求項 6】

請求項 5 記載の受動部品において、

前記誘電体基板を構成する誘電体層のうち、前記シールド電極と前記誘電体基板の下面間の誘電体層の誘電率 ϵ_r が、 $\epsilon_r < 20$ であることを特徴とする受動部品。

【請求項 7】

請求項 5 記載の受動部品において、

前記誘電体基板を構成する誘電体層のうち、前記シールド電極と前記誘電体基板の下面間の誘電体層の誘電率 ϵ_r が、 $\epsilon_r > 20$ であることを特徴とする受動部品。

【請求項 8】

請求項 1 記載の受動部品において、

前記誘電体基板内に、フィルタを構成する 1 以上の共振器を有し、

前記共振器はビアホールにて形成され、

前記ビアホールの両端面のうち、いずれか一方の端面で短絡端と開放端とを有することを特徴とする受動部品。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、数百 MHz ～ 数 GHz のマイクロ波帯において共振回路を構成する積層型誘電体フィルタ等を含む受動部品に関し、通信機器や電子機器の小型化を有効に図ることができる受動部品に関する。

【0002】

【従来の技術】

近時、IC が高集積化され、IC 自体の小型化が急速に進んでいる。これに伴い、前記 IC の周辺に使用されるフィルタ等の受動部品も小型化が進んでいる。また、受動部品の小型化には、誘電体基板を使用した積層型誘電体受動部品が有

効である（例えば特許文献1及び2参照）。

【0003】

このような積層型誘電体受動部品を例えば配線基板に実装する場合は、該配線基板に形成された配線パターンと、積層型誘電体受動部品の側面に形成された入出力端子とを半田等で電氣的に接続するようにしている（側面実装）。

【0004】

また、従来では、チップ状の電子部品の外周面に形成された端子を表面実装の下面電極の一部として利用する例も提案されている（例えば特許文献3参照）。

【0005】

【特許文献1】

特開2002-280805号公報（図1、図9）

【特許文献2】

特開2002-261643号公報（図1、段落[0021]）

【特許文献3】

特開平10-150138号公報（図1）

【0006】

【発明が解決しようとする課題】

ところで、製品を配線基板に実装する方法としては、上述した側面実装のほか、ワイヤボンディングやリード線にて電氣的に接続する手法がある。特に、受動部品においては側面実装が主流である。

【0007】

しかし、上述の側面実装は、以下のような問題点がある。

【0008】

（1）広い実装面積を確保する必要がある。つまり、実装面積として、受動部品の被実装面の面積よりも大きな面積（例えば被実装面の面積の約1.5倍）を確保する必要がある。

（2）受動部品の側面に形成された電極（側面電極）の浮遊容量によってアイソレーション特性が劣化する。

（3）側面電極を受動部品の側面に形成する必要から製造工程が多くなる。

(4) 受動部品の近傍に設置されたシールド板や隣接する他部品の影響によって特性が変動する。

【0009】

本発明はこのような課題を考慮してなされたものであり、側面実装による種々の問題点を解決することができ、特性変動の抑制、製造工程の簡単化を有効に図ることができる受動部品を提供することを目的とする。

【0010】

【課題を解決するための手段】

本発明に係る受動部品は、複数の誘電体層が積層されて構成された誘電体基板内に、受動回路を構成する複数の電極と外部に導出された1以上の端子とを有する受動部品において、前記端子が前記誘電体基板の下面のみに導出されていることを特徴とする。

【0011】

これにより、受動部品を例えば配線基板等を実装する場合に、誘電体基板の下面のみに形成された端子を表面実装方式で配線基板に実装すればよいため、受動部品の実装面積を側面実装の場合よりも狭い面積にすることができる。

【0012】

端子が誘電体基板の下面のみに存在するため、複数の電極の面積を小さくできこれら端子と電極間に浮遊容量が形成されにくくなる。従って、受動部品のアイソレーション特性は改善する。

【0013】

受動部品の側面に電極を形成する必要がなくなるため、製造工程も簡単になり、製造コストの低廉化を図ることができる。

【0014】

受動部品の近傍に設置されたシールド板や隣接する他部品の影響を受けにくくなり、特性の変動を小さくすることができる。

【0015】

そして、前記構成において、前記1以上の端子が、信号が入出力される複数の端子と1以上のシールド端子とを有し、前記誘電体基板の下面には、前記信号が

入出力される複数の端子の間に前記シールド端子が配列されることが好ましい。これにより、前記信号が入出力される複数の端子の間のアイソレーションを確保することができる。

【0016】

また、前記構成において、前記端子は、前記誘電体基板内にビアホールにて形成された電極でもよい。これにより、端子の誘電体基板からの剥離を防止することができ、電極へのクラックの発生も抑制することができる。また、誘電体基板内へのビアホールの形成と同時に前記電極を形成することができるため、誘電体基板の下面に電極を形成する工程を省略することができ、工程を簡素化することができる。また、電極の厚みを厚くできるため、従来の側面端子と同等の機械的強度を得ることができる。

【0017】

特に、前記誘電体基板内に複数の電極間を電氣的に接続する1以上のビアホールが形成されている場合に、前記端子を構成する前記電極の径を、前記ビアホールの径よりも大きく設定することが好ましい。これにより、配線基板の配線パターンと端子との対向面積を増加させることができ、不要なインダクタンス成分の発生を抑制することができる。

【0018】

また、前記構成において、前記端子を前記誘電体基板の下面に形成された電極にて形成するようにしてもよいし、前記誘電体基板内にシールド電極を形成するようにしてもよい。

【0019】

また、前記構成において、前記誘電体基板を構成する誘電体層のうち、前記シールド電極と前記誘電体基板の下面間の誘電体層の誘電率 ϵ_r を、 $\epsilon_r < 20$ にしてもよい。この場合、シールド電極と端子との間の浮遊容量の発生を抑えることができ、アイソレーション特性を改善することができる。

【0020】

また、前記構成において、前記誘電体基板を構成する誘電体層のうち、前記シールド電極と前記誘電体基板の下面間の誘電体層の誘電率 ϵ_r を、 $\epsilon_r > 20$ に

してもよい。

【0021】

この場合、誘電体基板内のシールド電極と配線基板の配線パターンとを容量を介して電氣的に接続することができるため、誘電体基板の下面にシールド電極に対応する外部端子を形成する必要がなくなる。一般に、受動部品の小型化に際し、端子寸法を小さくしなければならないが、前記シールド電極に対応する外部端子を形成する必要がないため、前記端子の面積を大きくすることができ、これにより、端子の機械的強度を向上させることができる。

【0022】

前記誘電体基板内に形成される受動回路を、1以上の共振器を有するフィルタとした場合は、該共振器をビアホールにて形成し、該ビアホールの両端面のうち、いずれか一方の端面で短絡端と開放端とを有するようにしてもよい。

【0023】

【発明の実施の形態】

以下、本発明に係る受動部品の実施の形態例を図1～図8を参照しながら説明する。

【0024】

まず、第1の実施の形態に係る受動部品10Aは、図1及び図2に示すように、複数の誘電体層(S1～S7)が積層、焼成一体化され、かつ、両主面(第2の誘電体層S2の一主面及び第6の誘電体層S6の一主面)にそれぞれ内層シールド電極12a及び12bが形成された誘電体基板14を有する。

【0025】

誘電体基板14は、上から順に、第1の誘電体層S1～第7の誘電体層S7が積み重ねられて構成されている。これら第1～第7の誘電体層S1～S7は1枚あるいは複数枚の層にて構成される。

【0026】

誘電体基板14内には、2つの1/4波長の共振器(入力側共振器18及び出力側共振器20)を構成するフィルタ部16を有する。このフィルタ部16は第4の誘電体層S4の一主面に形成された入力側共振電極26と出力側共振電極2

8とを有する。

【0027】

入力側共振電極 26 の一方の端部（誘電体基板 14 の第 1 の側面 14 a に近接した位置に形成された端部）と、出力側共振電極 28 の一方の端部（前記第 1 の側面 14 a に近接した位置に形成された端部）は、それぞれビアホール 22 及び 24 を介して内層シールド電極 12 a 及び 12 b に電氣的に接続されている。即ち、入力側共振電極 26 の一方の端部と、出力側共振電極 28 の他方の端部は、それぞれ短絡端を構成する。

【0028】

入力側共振電極 26 は、その中央部分から誘電体基板 14 の第 2 の側面 14 b（出力側共振電極 28 とは反対側の側面）に向けて入力タップ電極 30 が形成されている。出力側共振電極 28 は、その中央部分から誘電体基板 14 の第 3 の側面 14 c（第 2 の側面 14 b と反対側の側面）に向けて出力タップ電極 32 が形成されている。

【0029】

また、第 3 の誘電体層 S3 の一主面には、入力側共振電極 26 及び出力側共振電極 28 の各開放端と対向し、誘電体基板 14 の第 4 の側面 14 d（前記第 1 の側面 14 a と反対側の側面）に近接して形成された内層シールド電極 34 及び 36 と、入力側共振器 18 及び出力側共振器 20 間の結合度を調整するための結合調整電極 38 とが形成されている。

【0030】

第 5 の誘電体層 S5 の一主面には、入力側共振電極 26 及び出力側共振電極 28 の各開放端と対向し、誘電体基板 14 の前記第 4 の側面 14 d に近接して形成された内層シールド電極 39 及び 40 と、入力側共振器 18 及び出力側共振器 20 間の結合を調整するための結合調整電極 42 とが形成されている。

【0031】

内層シールド電極 12 a は、誘電体基板 14 の第 4 の側面 14 d の近傍において、第 2 の誘電体層 S2 を貫通するビアホール 44 及び 46 を介して内層シールド電極 34 及び 36 に電氣的に接続され、内層シールド電極 12 b は、誘電体基

板 14 の第 4 の側面 14 d の近傍において、第 5 の誘電体層 S 5 を貫通するビアホール 45 及び 47 を介して内層シールド電極 39 及び 40 に電氣的に接続されている。

【0032】

そして、この第 1 の実施の形態に係る受動部品 10 A は、誘電体基板 14 を構成する誘電体層のうち、最下層の誘電体層 S 7 内に、入力端子を構成する 1 つの入力電極層 48 と、出力端子を構成する 1 つの出力電極層 50 と、シールド端子を構成する 4 つのシールド電極層 52 a ～ 52 d がビアホールにて形成されている。

【0033】

入力電極層 48 は誘電体基板 14 の第 2 の側面 14 b の近傍に形成され、出力電極層 50 は誘電体基板 14 の第 3 の側面 14 c の近傍に形成され、4 つのシールド電極層 52 a ～ 52 d のうち、2 つのシールド電極層 52 a 及び 52 b は誘電体基板 14 の第 1 の側面 14 a の近傍に形成され、他の 2 つのシールド電極層 52 c 及び 52 d は誘電体基板 14 の第 4 の側面 14 d の近傍に形成されている。

【0034】

入力電極層 48 は、誘電体基板 14 の第 2 の側面 14 b の近傍であって、第 4 ～ 第 6 の誘電体層 S 4 ～ S 6 にかけて形成されたビアホール 54 と入力タップ電極 30 とを介して入力側共振電極 26 に電氣的に接続されている。出力電極層 50 は、誘電体基板 14 の第 3 の側面 14 c の近傍であって、第 4 ～ 第 6 の誘電体層 S 4 ～ S 6 にかけて形成されたビアホール 56 と出力タップ電極 32 とを介して出力側共振電極 28 に電氣的に接続されている。

【0035】

また、2 つのシールド電極層 52 a 及び 52 b は、前記ビアホール 22 及び 24 を介して内層シールド電極 12 a 及び 12 b 並びに入力側共振電極 26 の短絡端及び出力側共振電極 28 の短絡端に電氣的に接続され、他の 2 つのシールド電極層 52 c 及び 52 d は、前記ビアホール 45 及び 47 を介して内層シールド電極 39、40、12 b に電氣的に接続されている。

【0036】

更に、入力電極層 48、出力電極層 50、4つのシールド電極層 52a～52dの各径は、上述した各ビアホール 22、24、44及び46の径よりも大きく設定されている。

【0037】

このように、第1の実施の形態に係る受動部品 10Aにおいては、入力端子を構成する入力電極層 48と、出力端子を構成する出力電極層 50と、シールド端子を構成する4つのシールド電極層 52a～52dとを最下層の誘電体層 S7にビアホールにて形成することにより、前記入力端子、出力端子及びシールド端子を誘電体基板 14の下面のみに導出するようにしている。

【0038】

これにより、受動部品 10Aを例えば配線基板等を実装する場合に、誘電体基板 14の下面のみに形成された端子を表面実装方式で配線基板に実装すればよい。ため、受動部品 10Aの実装面積を側面実装の場合よりも狭い面積にすることができる。

【0039】

入力端子、出力端子及びシールド端子が誘電体基板 14の下面のみに存在するため、各端子とフィルタ部 16を構成する複数の電極との距離が遠くなり、これら端子と電極間に浮遊容量は形成されにくくなる。従って、受動部品 10Aのアイソレーション特性は改善する。

【0040】

受動部品 10Aの側面に電極を形成する必要がなくなるため、製造工程も簡単になり、製造コストの低廉化を図ることができる。

【0041】

受動部品 10Aの近傍に設置されたシールド板や隣接する他部品の影響を受けにくくなり、特性の変動を小さくすることができる。

【0042】

特に、この第1の実施の形態に係る受動部品 10Aにおいては、入力電極層 48、出力電極層 50及びシールド電極層 52a～52dを誘電体基板 14内にビ

アホールにて形成するようにしているため、これら電極層の誘電体基板 14 からの剥離を防止することができ、各電極層へのクラックの発生も抑制することができる。

【0043】

また、誘電体基板 14 内へのビアホール 22、24、44、45、46 及び 47 の形成と同時に上述の電極層 48、50 及び 52a～52d を形成することができるため、誘電体基板 14 の下面に端子を形成する工程を省略することができる。また、各電極層 48、50 及び 52a～52d の厚みを厚くできるため、従来の側面端子（誘電体基板 14 の側面に形成された端子）と同等の機械的強度を得ることができる。

【0044】

特に、各電極層 48、50 及び 52a～52d の径を、各ビアホール 22、24、44、45、46 及び 47 の径よりも大きく設定するようにしたので、図 2 に示すように、配線基板 60 の入力配線パターン 62 と入力電極層 48 との対向面積、出力配線パターン 64 と出力電極層 50 との対向面積、並びにシールド配線パターン 66 とシールド電極層 52a～52d との対向面積をそれぞれ増加させることができ、不要なインダクタンス成分の発生を抑制することができる。

【0045】

次に、第 2 の実施の形態に係る受動部品 10B について図 3 及び図 4 を参照しながら説明する。

【0046】

この第 2 の実施の形態に係る受動部品 10B は、図 3 及び図 4 に示すように、上述した第 1 の実施の形態に係る受動部品 10A とほぼ同様の構成を有するが、入力側共振器 18 と出力側共振器 20 がそれぞれビアホール 70 及び 72 にて構成されている点で異なる。

【0047】

具体的には、図 3 に示すように、入力側共振器 18 は、第 3 の誘電体層 S3 の主面において第 1 の側面 14a の近傍から第 4 の側面 14d の近傍にかけて延在して形成された第 1 の電極 74 と、第 5 の誘電体層 S5 の主面において誘電体基

板 14 の第 1 の側面 14 a の近傍から第 4 の側面 14 d の近傍にかけて延在して形成された第 2 の電極 76 と、第 3 及び第 4 の誘電体層 S3 及び S4 を貫通し、第 1 の電極 74 の中央部分と第 2 の電極 76 の中央部分とを接続する上述したビアホール 70 とを有する。

【0048】

第 1 の電極 74 の両端部は、それぞれビアホール 78 及び 79 を介して内層シールド電極 12 b に電氣的に接続されている。第 2 の電極 76 は、その中央部分から誘電体基板 14 の第 2 の側面 14 b に向けて入力タップ電極 30 が形成されている。つまり、第 1 の電極 74 は、入力側共振器 18 の短絡端を形成する。第 2 の電極 76 は、内層シールド電極 12 b と誘電体層を間に挟んで対向した形態であり、入力側共振器 18 の開放端を形成する。

【0049】

出力側共振器 20 は、前記入力側共振器 18 と同様に、第 3 の誘電体層 S3 の主面において第 1 の側面 14 a の近傍から第 4 の側面 14 d の近傍に延在して形成され、出力側共振器 20 の短絡端を形成する第 1 の電極 80 と、第 5 の誘電体層 S5 の主面において第 1 の側面 14 a の近傍から第 4 の側面 14 d の近傍に延在して形成され、出力側共振器 20 の開放端を形成する第 2 の電極 82 と、第 3 及び第 4 の誘電体層 S3 及び S4 を貫通し、これら第 1 の電極 80 と第 2 の電極 82 とを電氣的に接続する上述したビアホール 72 とを有する。

【0050】

第 1 の電極 80 の両端部は、それぞれビアホール 84 及び 86 を介して内層シールド電極 12 b に電氣的に接続されている。第 2 の電極 82 は、その中央部分から誘電体基板 14 の第 3 の側面 14 c に向けて出力タップ電極 32 が形成されている。

【0051】

また、第 4 の誘電体層 S4 の主面には、誘電体基板 14 の第 1 の側面 14 a 寄りに形成され、入力側共振器 18 の第 1 の電極 74 及び出力側共振器 20 の第 1 の電極 80 と第 3 の誘電体層 S3 を間に挟んで対向する第 1 の結合調整電極 88 と、誘電体基板 14 の第 4 の側面 14 d 寄りに形成され、入力側共振器 18 の第

1の電極74及び出力側共振器20の第1の電極80と第3の誘電体層S3を間に挟んで対向する第2の結合調整電極90とを有する。

【0052】

そして、この第2の実施の形態に係る受動部品10Bは、第7の誘電体層S7の裏面（誘電体基板14の下面）に入力端子を構成する1つの入力電極膜92と、出力端子を構成する1つの出力電極膜94と、シールド端子を構成する2つのシールド電極膜96及び98が形成されている。

【0053】

入力電極膜92は、誘電体基板14の第2の側面14bの近傍に形成され、出力電極膜94は誘電体基板14の第3の側面14cの近傍に形成され、2つのシールド電極膜96及び98のうち、1つのシールド電極膜96は誘電体基板14の第1の側面14aの近傍であって、かつ、第2の側面14bの近傍から第3の側面14cの近傍にかけて延在して形成され、他のシールド電極膜98は誘電体基板14の第4の側面14dの近傍であって、かつ、第2の側面14bの近傍から第3の側面14cの近傍にかけて延在して形成されている。

【0054】

また、入力電極膜92は、誘電体基板14の第2の側面14bの近傍であって、第5及び第6の誘電体層S5及びS6にかけて形成されたビアホール100と入力タップ電極30とを介して入力側共振器18の第2の電極76に電氣的に接続されている。出力電極膜94は、誘電体基板14の第3の側面14cの近傍であって、第5及び第6の誘電体層S5及びS6にかけて形成されたビアホール102と出力タップ電極32とを介して出力側共振器20の第2の電極82に電氣的に接続されている。

【0055】

また、1つのシールド電極膜96は、誘電体基板14の第1の側面14aの近傍であって、第2～第7の誘電体層S2～S7を貫通するビアホール104及び106を介して内層シールド電極12a及び12bに電氣的に接続され、他の2つのシールド電極膜98は、誘電体基板14の第4の側面14dの近傍であって、第2～第7の誘電体層S2～S7を貫通するビアホール108及び110を介

して内層シールド電極 12a 及び 12b に電氣的に接続されている。

【0056】

更に、誘電体基板 14 を構成する誘電体層 S1～S7 のうち、内層シールド電極 12b と誘電体基板 14 の下面との間の第 6 及び第 7 の誘電体層 S6 及び S7 は、誘電率 ϵ_r (< 20) の材料が使用されている。

【0057】

このように、第 2 の実施の形態に係る受動部品 10B は、入力端子を構成する入力電極膜 92 と、出力端子を構成する出力電極膜 94 と、シールド端子を構成する 2 つのシールド電極膜 96 及び 98 とを最下層の誘電体層 S7 の裏面に形成することにより、前記入力端子、出力端子及びシールド端子を誘電体基板 14 の下面のみに導出するようにしている。

【0058】

そのため、上述した第 1 の実施の形態と同様に、受動部品 10B の実装面積を側面実装の場合よりも狭い面積にすることができる。受動部品 10B のアイソレーション特性が改善する。製造工程が簡単になり、製造コストの低廉化を図ることができる。特性の変動を小さくすることができる。

【0059】

特に、誘電体基板 14 を構成する誘電体層 S1～S7 のうち、内層シールド電極 12b と誘電体基板 14 の下面間の誘電体層 S6 及び S7 の誘電率 ϵ_r を、 $\epsilon_r < 20$ としたので、内層シールド電極 12b と入力端子や出力端子との間の浮遊容量の発生を抑えることができ、アイソレーション特性を改善することができる。

【0060】

また、入力側共振器 18 と出力側共振器 20 をそれぞれビアホール 70 及び 72 にて形成し、入力側共振器 18 の短絡端をビアホール 70 の一端に形成された第 1 の電極 74 で構成し、入力側共振器 18 の開放端をビアホール 70 の他端に形成された第 2 の電極 76 で構成し、出力側共振器 20 の短絡端をビアホール 72 の一端に形成された第 1 の電極 80 で構成し、出力側共振器 20 の開放端をビアホール 72 の他端に形成された第 2 の電極 82 で構成するようにしたので、以

下の作用を得ることができる。

【0061】

即ち、入力側共振器 18 や出力側共振器 20 において容量が必要な部分、例えば第 1 及び第 2 の結合調整電極 88 及び 90 と第 1 の電極 74 及び 80 との間の第 3 の誘電体層 S3 や、第 1 及び第 2 の結合調整電極 88 及び 90 と第 2 の電極 76 及び 82 との間の第 4 の誘電体層 S4 を誘電率 ϵ_r (> 20) の材料で作製し、その他の誘電体層を Q 値の高い材料で作製することで、入力側共振器 18 及び出力側共振器 20 の Q 値を上げることができ、低損失の特性を得ることができる。

【0062】

次に、第 3 の実施の形態に係る受動部品 10C について図 5 を参照しながら説明する。

【0063】

この第 3 の実施の形態に係る受動部品 10C は、図 5 に示すように、上述した第 2 の実施の形態に係る受動部品 10B とほぼ同様の構成を有するが、誘電体基板 14 の下面にシールド電極膜 96 及び 98 (図 3 参照) が形成されていないことと、誘電体基板 14 を構成する誘電体層 S1 ~ S7 のうち、内層シールド電極 12b と誘電体基板 14 の下面との間の第 6 及び第 7 の誘電体層 S6 及び S7 として、誘電率 ϵ_r (> 20) の材料が使用されている点で異なる。

【0064】

これにより、誘電体基板 14 内の内層シールド電極 12b と配線基板 60 のシールド配線パターン 66 とを容量を介して電氣的に接続することができる。

【0065】

そのため、誘電体基板 14 の下面にシールド端子を構成するシールド電極膜 96 及び 98 (図 3 参照) を形成する必要がなくなる。一般に、受動部品の小型化に際し、入力端子や出力端子並びにシールド端子の寸法を小さくしなければならないが、この第 3 の実施の形態では、シールド電極膜 96 及び 98 を形成する必要がないため、入力電極膜 92 や出力電極膜 94 の寸法を大きくすることができる。これにより、入力電極膜 92 及び出力電極膜 94 の機械的強度を向上させる

ことができる。

【0066】

次に、第4の実施の形態に係る受動部品10Dについて図6を参照しながら説明する。

【0067】

この第4の実施の形態に係る受動部品10Dは、図6に示すように、上述した第1の実施の形態に係る受動部品10Aとほぼ同様の構成を有するが、誘電体基板14内にフィルタ部16と非平衡－平衡変換部120（以下、単に変換部と記す）を有する点で異なる。

【0068】

この第4の実施の形態に係る受動部品10Dは、第2の誘電体層S2、第6の誘電体層S6、第9の誘電体層S9、第11の誘電体層S11の各主面にそれぞれ内層シールド電極12a、122、124及び12bが形成され、第10の誘電体層S10の主面にDC電極126が形成されている。また、第12の誘電体層S12の下面のうち、誘電体基板14の第3の側面14cの近傍に平衡入出力端子128が形成され、第2の側面14bの近傍に非平衡入出力端子130とDC端子132が形成され、中央部分にシールド端子134が形成されている。

【0069】

第4の誘電体層S4の主面には、第1～第3の共振器136、138及び140をそれぞれ構成し、それぞれ誘電体基板14の第1の側面14aの近傍から第4の側面14dの近傍まで延在する第1～第3の共振電極142、144及び146と、第1の共振電極142から第2の側面14bに向かって延在するリード電極148とが形成されている。

【0070】

第3の誘電体層S3の主面には、第1～第3の共振電極142、144及び146の開放端と対向し、誘電体基板14の第4の側面14dに近接して形成された3つの内層シールド電極150、152及び154と、第1及び第2の共振器136及び138間の結合度を調整するための第1の結合調整電極156とが形成されている。

【0071】

第1～第3の共振電極142、144及び146のうち、誘電体基板14の第1の側面14aに近接する端部は、それぞれ第2～第6の誘電体層S2～S6を貫通するビアホール158、160及び162を通じて内層シールド電極12a及び122と接続される。

【0072】

第1の共振電極142から延びるリード電極148のうち、誘電体基板14の第2の側面14bに近接する端部は、第4～第12の誘電体層S4～S12を貫通するビアホール164を通じて誘電体基板14の下面に形成された非平衡入出力端子130に電氣的に接続される。

【0073】

3つの内層シールド電極150、152及び154は、誘電体基板14の第4の側面14dに近接する部分においてそれぞれ第2～第6の誘電体層S2～S6を貫通するビアホール166、168及び170を通じて内層シールド電極12a及び122と接続される。

【0074】

また、内層シールド電極122は、誘電体基板14の第1の側面14aの近傍において第6～第12の誘電体層S6～S12を貫通するビアホール172及び174と、誘電体基板14の第4の側面14dの近傍において第6～第12の誘電体層S6～S12を貫通するビアホール176及び178とを通じて内層シールド電極124及び12b並びに誘電体基板14の下面に形成されたシールド端子134に電氣的に接続される。

【0075】

一方、第5の誘電体層S5の主面には、第2及び第3の共振器138及び140間の結合度を調整するための第2の結合調整電極180と、第3の共振電極146と第4の誘電体層S4を間に挟んで重なる出力容量電極182とが形成されている。

【0076】

第7の誘電体層S7の主面には、変換部120を構成する第1のストリップラ

イン電極 184 が形成され、第 8 の誘電体層 S 8 の主面には、変換部 120 を構成する第 2 及び第 3 のストリップライン電極 186 及び 188 が形成されている。

【0077】

第 1 のストリップライン電極 184 の一端は、第 5 及び第 6 の誘電体層 S 5 及び S 6 を貫通するビアホール 190 を通じて出力容量電極 182 と電氣的に接続されている。第 1 のストリップライン電極 184 の他端は開放とされている。内層シールド電極 122 には、ビアホール 190 と絶縁をとるための領域、即ち電極膜が形成されていない領域が確保されている。

【0078】

第 2 のストリップライン電極 186 の一端と第 3 のストリップライン電極 188 の一端は、共に第 8 及び第 9 の誘電体層 S 8 及び S 9 を貫通するビアホール 192 及び 194 を通じて DC 電極 126 に電氣的に接続されている。内層シールド電極 124 には、ビアホール 192 及び 194 と絶縁をとるための領域、即ち電極膜が形成されていない領域が確保されている。

【0079】

第 2 のストリップライン電極 186 の他端と第 3 のストリップライン電極 188 の他端は、共に誘電体基板 14 の第 3 の側面 14c の近傍に位置され、第 8 ～第 12 の誘電体層 S 8 ～S 12 を貫通するビアホール 196 及び 198 を通じて誘電体基板 14 の下面に形成された平衡入出力端子 128 に電氣的に接続されている。

【0080】

DC 電極 126 は、誘電体基板 14 の第 2 の側面 14b に向かって突出する張出し電極 200 を有し、該張出し電極 200 は、第 10 ～第 12 の誘電体層 S 10 ～S 12 を貫通するビアホール 202 を通じて誘電体基板 14 の下面に形成された DC 端子 132 に電氣的に接続される。

【0081】

この第 4 の実施の形態に係る受動部品 10D においても、上述した第 1 の実施の形態と同様に、受動部品 10D の実装面積を側面実装の場合よりも狭い面積に

することができる。受動部品 10D のアイソレーション特性が改善する。製造工程が簡単になり、製造コストの低廉化を図ることができる。特性の変動を小さくすることができる。

【0082】

次に、第 5 の実施の形態に係る受動部品 10E について図 7 を参照しながら説明する。

【0083】

この第 5 の実施の形態に係る受動部品 10E は、図 7 に示すように、上述した第 1 の実施の形態に係る受動部品 10A とほぼ同様の構成を有するが、誘電体基板 14 内に集中定数のフィルタ部 210 を有する点で異なる。

【0084】

この第 5 の実施の形態に係る受動部品 10E は、第 10 の誘電体層 S10 の主面に内層シールド電極 212 が形成されている。また、第 11 の誘電体層 S11 の下面のうち、誘電体基板 14 の第 1 の側面 14a と第 3 の側面 14c を含むコーナー部分 214、第 1 の側面 14a の中央を含む部分、第 2 の側面 14b と第 4 の側面 14d を含むコーナー部分 216、第 4 の側面 14d の中央を含む部分にそれぞれシールド端子 218a ~ 218d が形成され、誘電体基板 14 の第 3 の側面 14c と第 4 の側面 14d を含むコーナー部分 220 に入力端子 222 が形成され、誘電体基板 14 の第 1 の側面 14a と第 2 の側面 14b を含むコーナー部分 224 に出力端子 226 が形成されている。

【0085】

そして、第 2 ~ 第 5 の誘電体層 S2 ~ S5 の主面には、インダクタンス形成用の第 1 ~ 5 のインダクタ電極 228a ~ 228e が形成されている。第 1 ~ 第 5 のインダクタ電極 228a ~ 228e は、それぞれビアホール 230、232、234 及び 236 を介してコイル状に形成される。

【0086】

第 7 ~ 第 9 の誘電体層 S7 ~ S9 の主面には、容量形成用の第 1 ~ 第 4 の容量電極 238a ~ 238d が形成される。

【0087】

第1の容量電極238aは、第7の誘電体層S7の主面のうち、誘電体基板14の第1の側面14aと第2の側面14bを含むコーナー部分224寄りに形成され、第2の容量電極238bは、第8の誘電体層S8の主面のうち、誘電体基板14の第3の側面14cと第4の側面14dを含むコーナー部分220寄りに形成されている。

【0088】

第3の容量電極238cは、第9の誘電体層S9の主面のうち、誘電体基板14の前記コーナー部分224寄りに形成され、第4の容量電極238dは、第9の誘電体層S9の主面のうち、前記コーナー部分220寄りに形成されている。

【0089】

そして、第1のインダクタ電極228aの一端は、第2の誘電体層S2のうち、前記コーナー部分220に近接して位置され、第2～第11の誘電体層S2～S11を貫通するビアホール240を通じて第2の容量電極238b、第4の容量電極238d並びに誘電体基板14の下面に形成された入力端子222に接続される。

【0090】

第5のインダクタ電極228eの一端は、第6の誘電体層S6のうち、前記コーナー部分224に近接して位置され、第6～第11の誘電体層S6～S11を貫通するビアホール242を通じて第1の容量電極238a、第3の容量電極238c並びに誘電体基板14の下面に形成された出力端子226に接続される。

【0091】

この第5の実施の形態に係る受動部品10Eにおいても、上述した第1の実施の形態と同様に、受動部品10Eの実装面積を側面実装の場合よりも狭い面積にすることができる。受動部品10Eのアイソレーション特性が改善する。製造工程が簡単になり、製造コストの低廉化を図ることができる。特性の変動を小さくすることができる。

【0092】

例えば第5の実施の形態に係る受動部品10Eでは、誘電体基板14の下面に形成される6つの端子218a～218d、222及び226のうち、入力端子

222と出力端子226とを対角上に配置し、その他の部分にシールド端子218a～218dを配置した例を示したが、その他、図8に示すように、誘電体基板14の下面に例えば8つの端子（入出力端子250a～250d、シールド端子252a～252d）が形成される場合に、入出力端子250a～250dとシールド端子252a～252dを市松配列で配置するようにしてもよい。

【0093】

この場合も、入出力端子250a～250d間が遠ざかり、しかも、隣接する端子がシールド端子252a～252dとなることから、入出力端子250a～250d間のアイソレーションを確保することができる。

【0094】

なお、本発明に係る受動部品は、上述の実施の形態に限らず、本発明の要旨を逸脱することなく、種々の構成を採り得ることはもちろんである。

【0095】

【発明の効果】

以上説明したように、本発明に係る受動部品によれば、側面実装による種々の問題点を解決することができ、特性変動の抑制、製造工程の簡単化を有効に図ることができる。

【図面の簡単な説明】

【図1】

第1の実施の形態に係る受動部品を示す分解斜視図である。

【図2】

第1の実施の形態に係る受動部品を示す縦断面図である。

【図3】

第2の実施の形態に係る受動部品を示す分解斜視図である。

【図4】

第2の実施の形態に係る受動部品を示す縦断面図である。

【図5】

第3の実施の形態に係る受動部品を示す分解斜視図である。

【図6】

第 4 の実施の形態に係る受動部品を示す分解斜視図である。

【図 7】

第 5 の実施の形態に係る受動部品を示す分解斜視図である。

【図 8】

誘電体基板の下面に形成される端子のパターン例を示す説明図である。

【符号の説明】

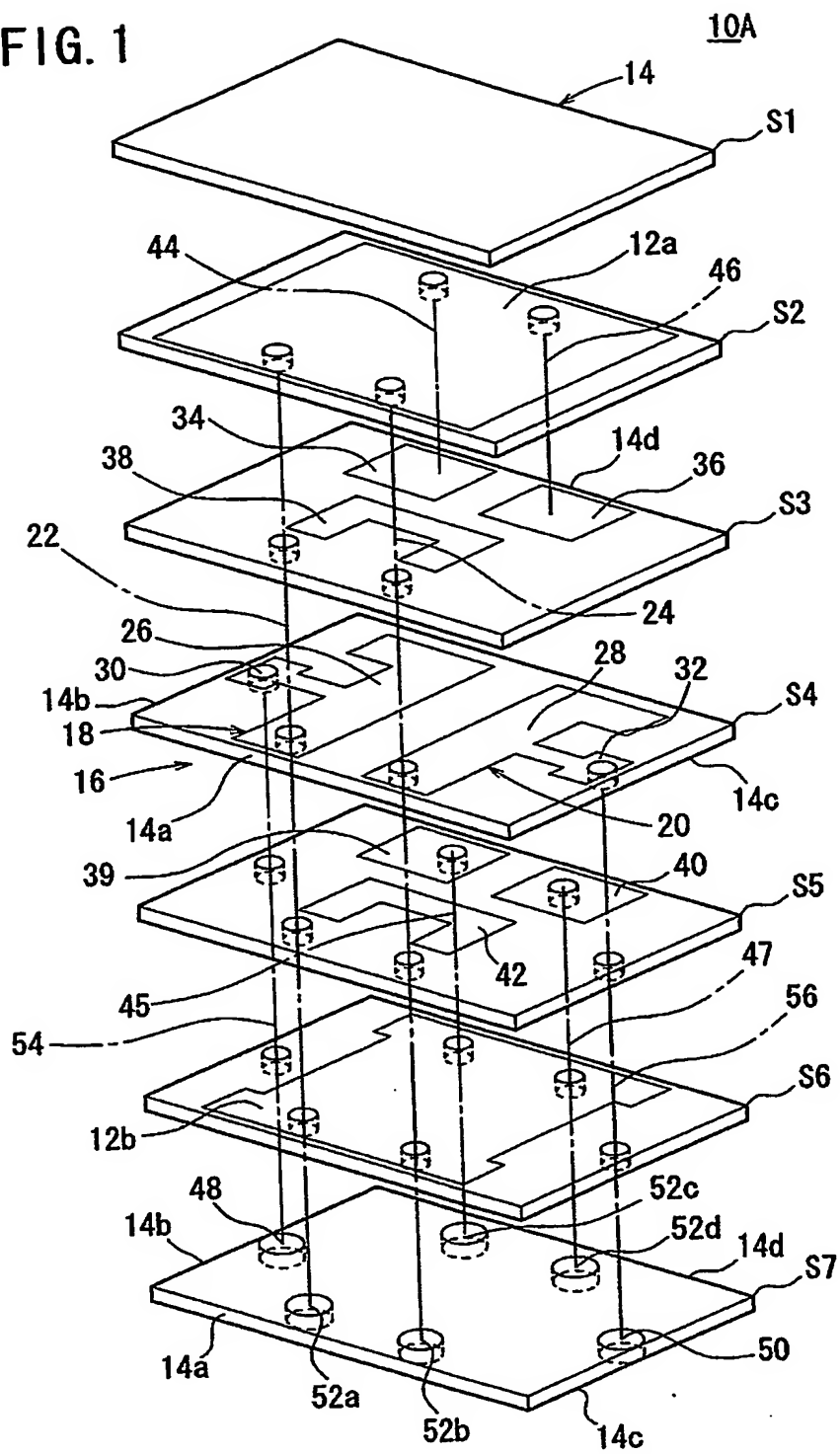
1 0 A ～ 1 0 E … 受動部品	1 2 a 、 1 2 b … 内層シールド電極
1 4 … 誘電体基板	1 6 … フィルタ部
1 8 … 入力側共振器	2 0 … 出力側共振器
4 8 … 入力電極層	5 0 … 出力電極層
5 2 a ～ 5 2 d … シールド電極層	9 2 … 入力電極膜
9 4 … 出力電極膜	9 6 、 9 8 … シールド電極膜

【書類名】

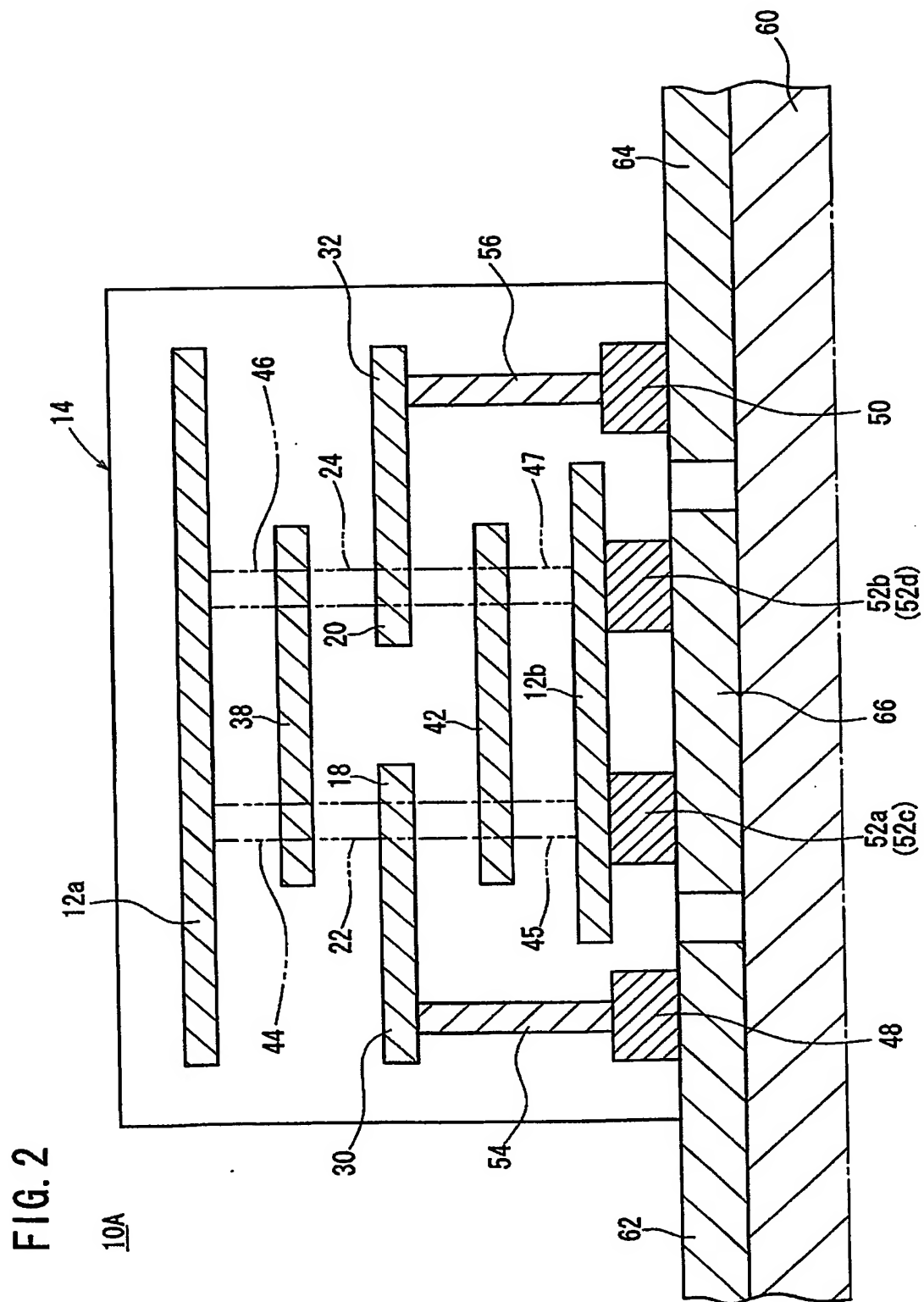
図面

【図 1】

FIG. 1

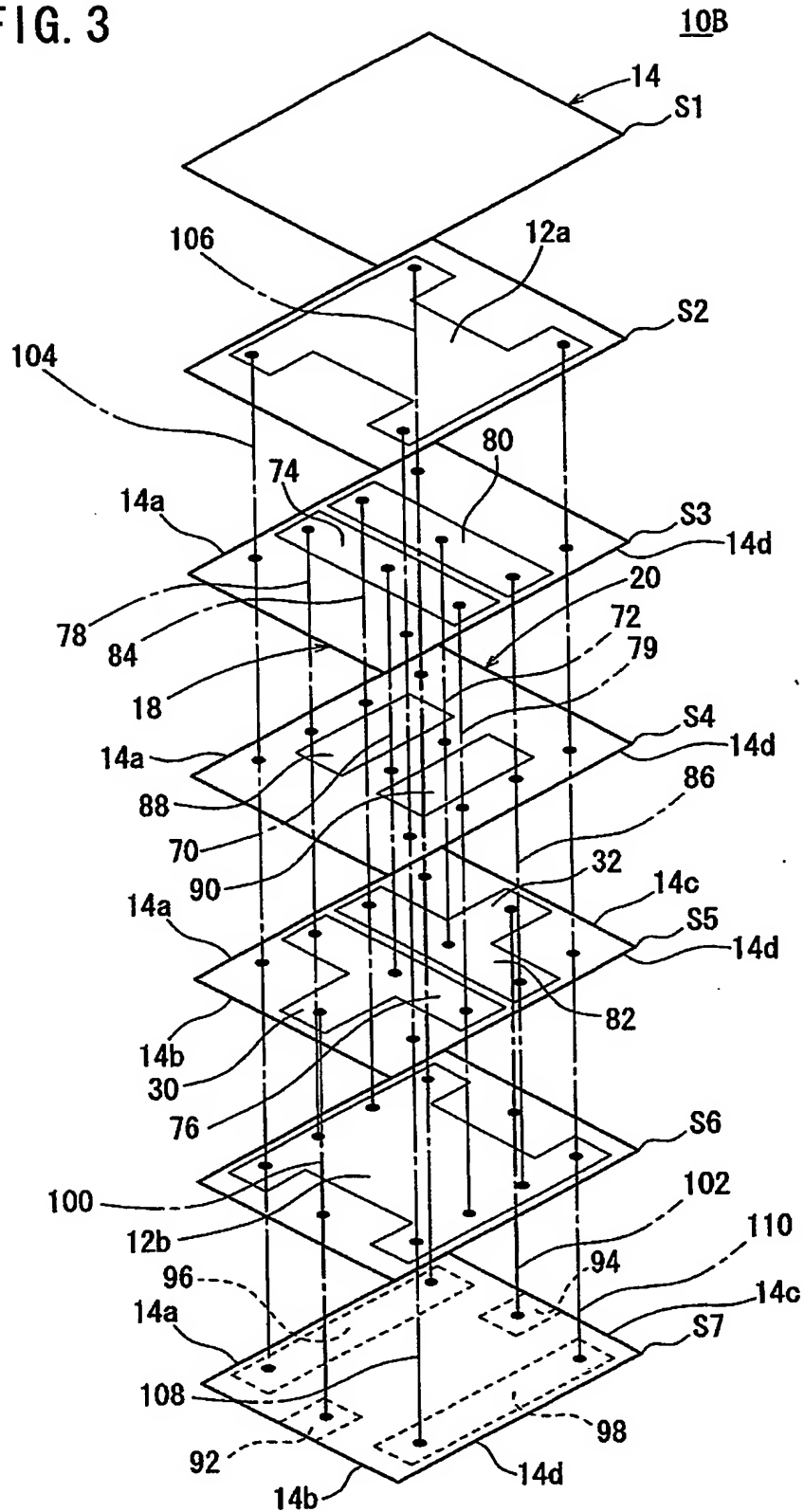


【図 2】

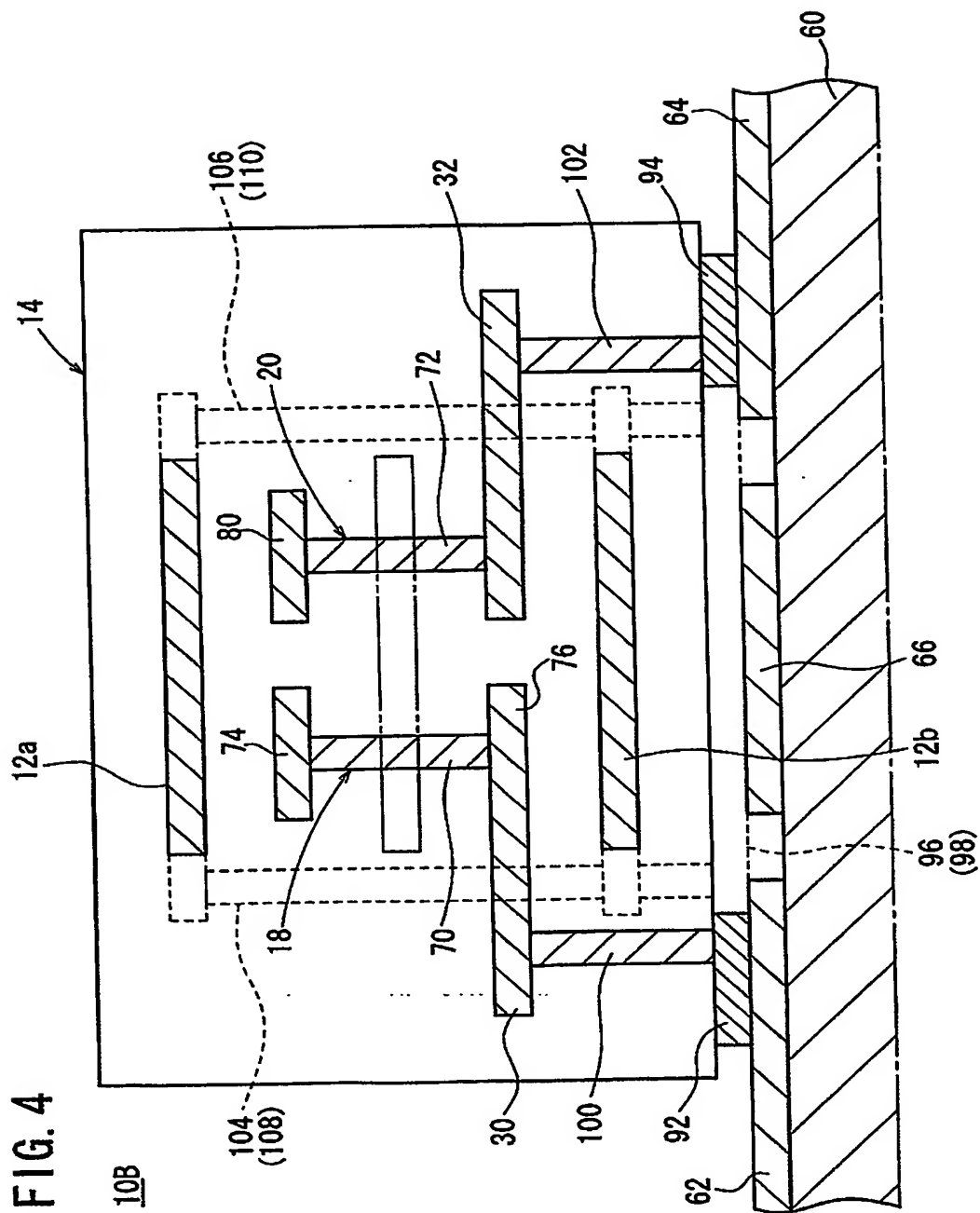


【図 3】

FIG. 3

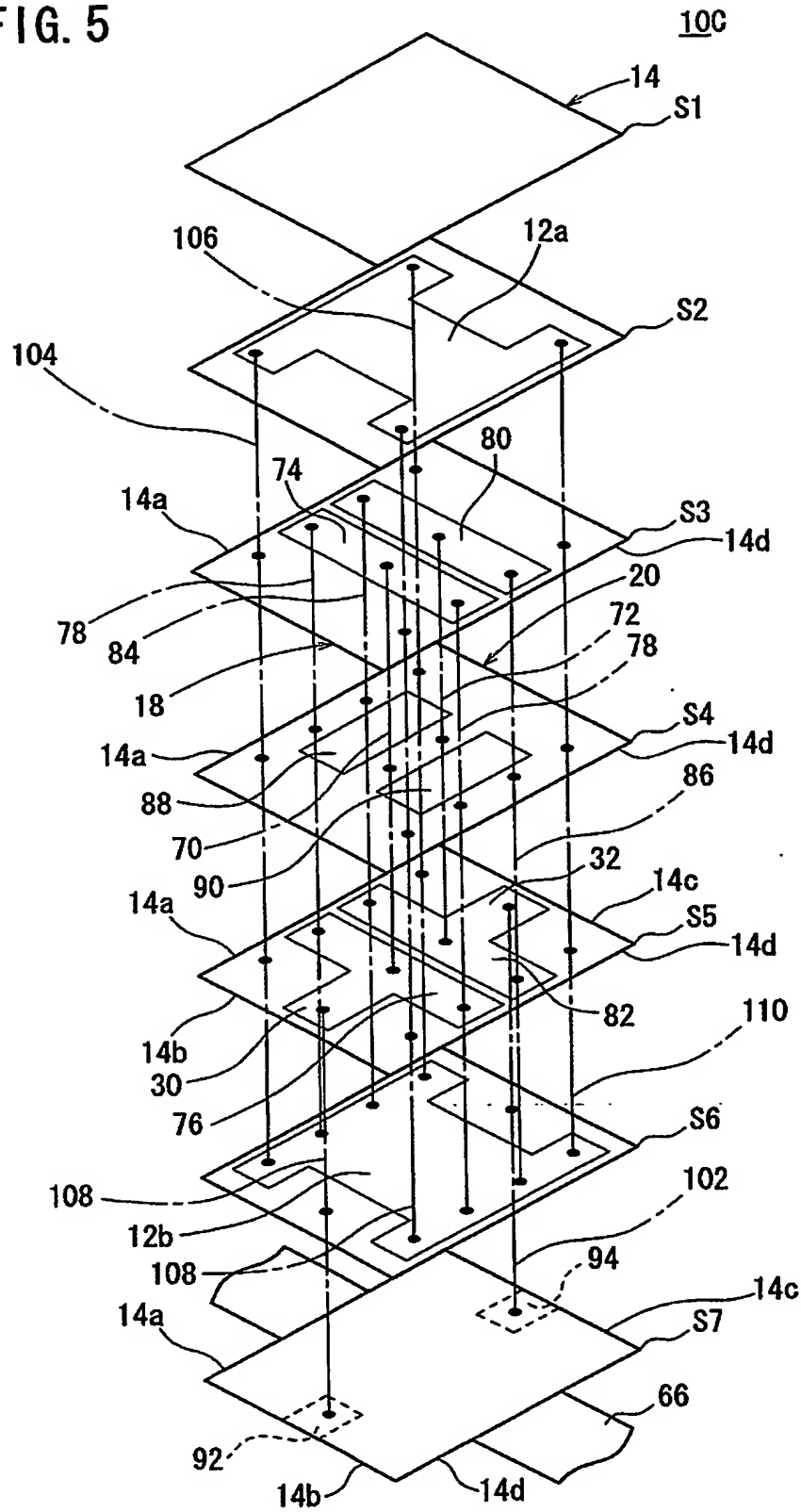


【図 4】



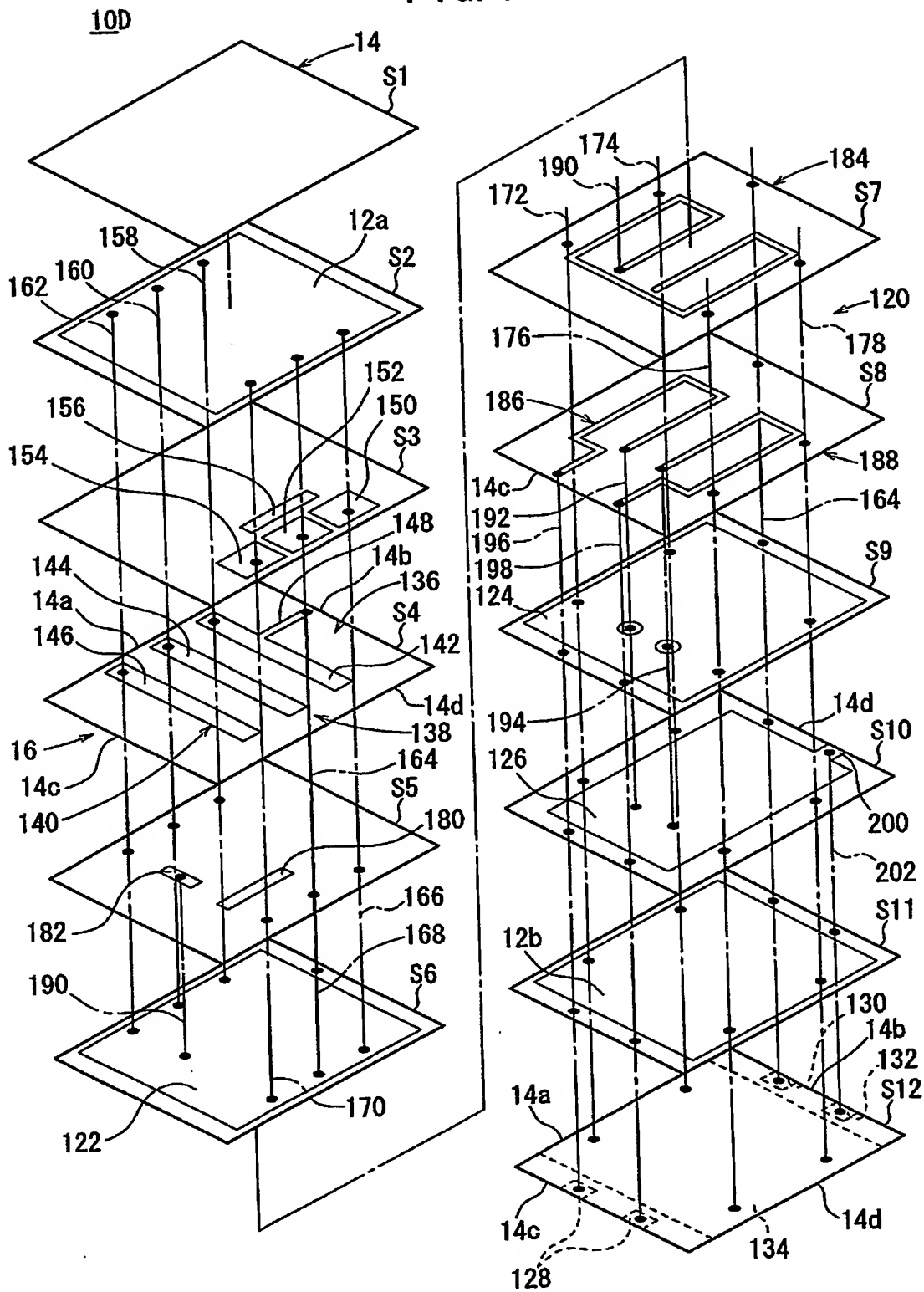
【図 5】

FIG. 5



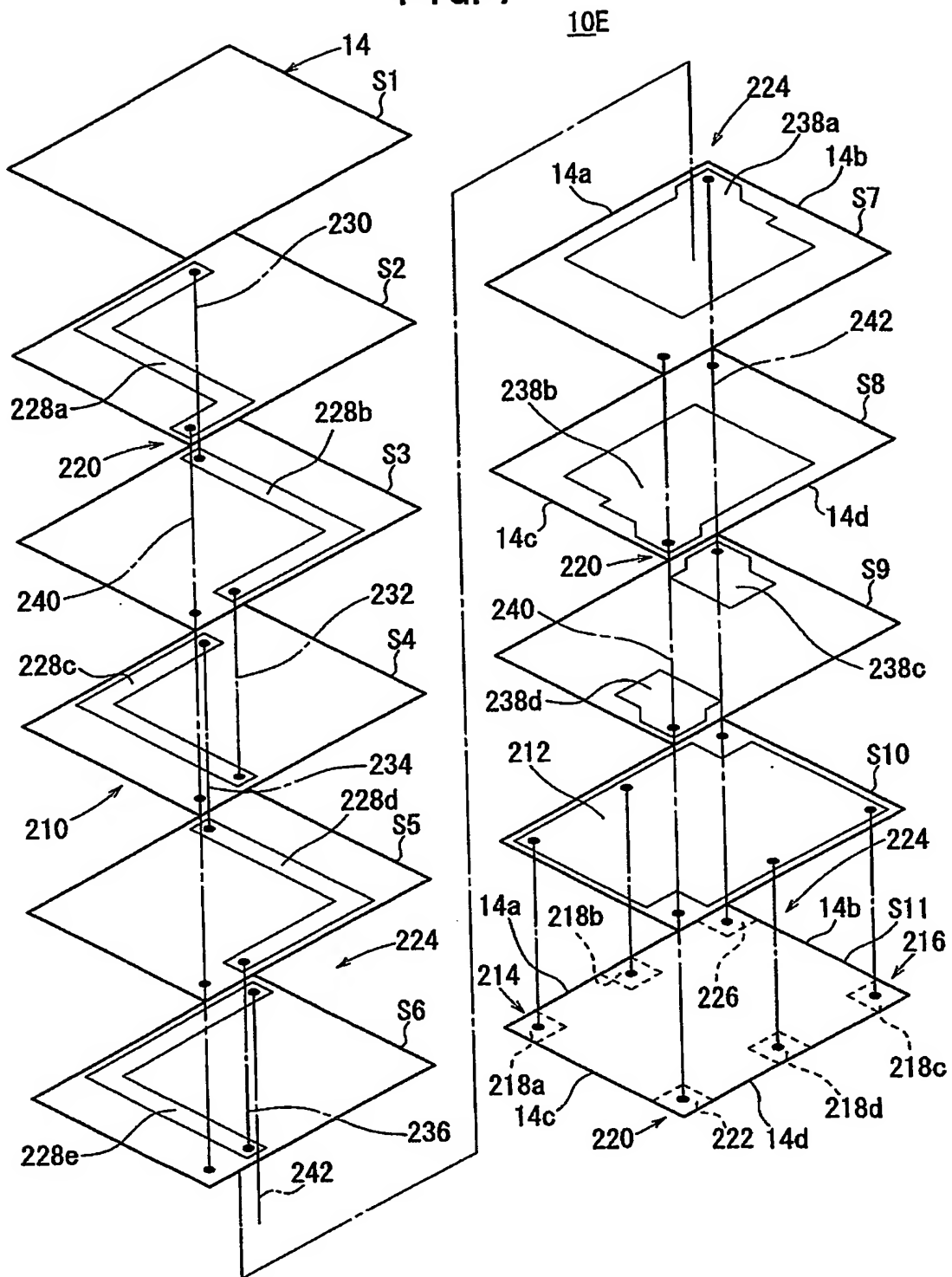
【図 6】

FIG. 6



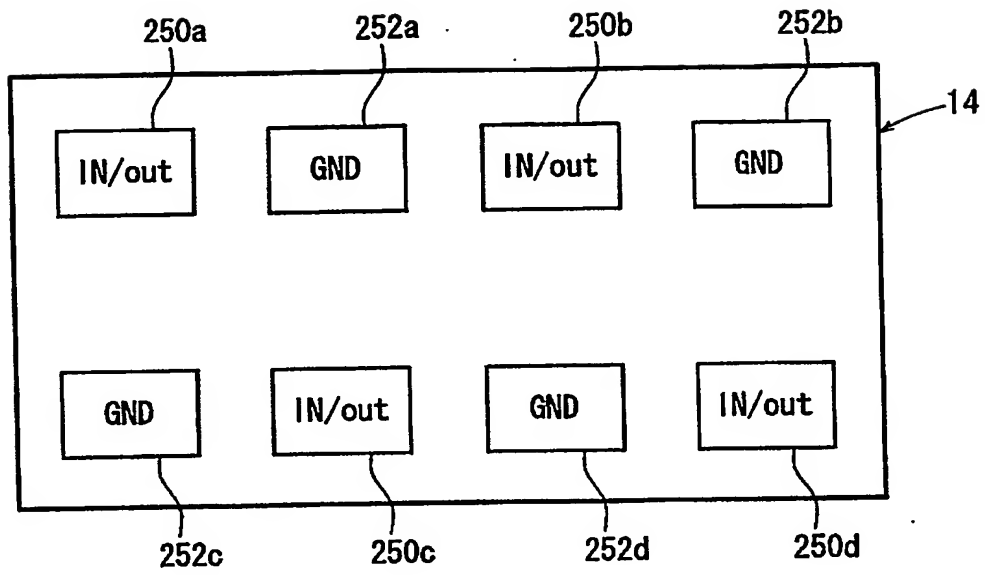
【図 7】

FIG. 7



【図 8】

FIG. 8



【書類名】 要約書**【要約】**

【課題】側面実装による種々の問題点を解決して、特性変動の抑制、製造工程の単純化を有効に図る。

【解決手段】受動部品 10A は、最下層の誘電体層 S7 内に、入力端子を構成する 1 つの入力電極層 48 と、出力端子を構成する 1 つの出力電極層 50 と、シールド端子を構成する 4 つのシールド電極層 52a ～ 52d がビアホールにて形成されている。入力電極層 48 は、誘電体基板 14 の第 2 の側面 14b の近傍であって、第 4 ～ 第 6 の誘電体層 S4 ～ S6 にかけて形成されたビアホール 54 と入力タップ電極 30 とを介して入力側共振電極 26 に電氣的に接続されている。出力電極層 50 は、誘電体基板 14 の第 3 の側面 14c の近傍であって、第 4 ～ 第 6 の誘電体層 S4 ～ S6 にかけて形成されたビアホール 56 と出力タップ電極 32 とを介して出力側共振電極 28 に電氣的に接続されている。

【選択図】 図 1

特願 2 0 0 3 - 0 9 8 6 0 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 2 0 1 7 7 7]

1. 変更年月日

1 9 9 0 年 8 月 1 1 日

[変更理由]

新規登録

住 所

東京都大田区中馬込1丁目18番18号

氏 名

双信電機株式会社

2. 変更年月日

2 0 0 3 年 8 月 3 0 日

[変更理由]

住所変更

住 所

長野県佐久市長土呂800-38

氏 名

双信電機株式会社